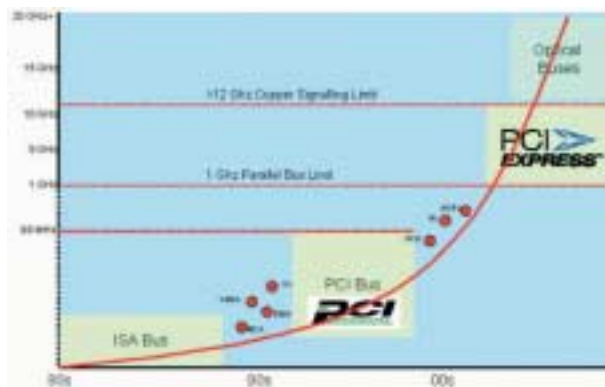


PCI Express : l'émergence d'un standard



Le bus PCI aura beaucoup apporté au monde de l'informatique, ainsi qu'à celui de la mesure sur PC, mais il doit maintenant passer la main à la prochaine génération de bus d'interconnexion d'E/S : le PCI Express. Dans la perspective de l'évolution des bus PC, cet article décrit le bus PCI Express, ses avantages et ses implications dans le cadre des systèmes de mesure et d'automatisation.

Introduit au début des années 1990, le bus PCI a eu comme premier effet d'unifier l'architecture d'interconnexion des E/S des PC sur un marché qui comptait alors une multitude de bus différents : VESA, EISA, ISA, Micro Channel, NuBus et Sbus. Le bus PCI fut d'abord mis en œuvre en tant que système d'interconnexion de circuit à circuit, et remplaça très rapidement le bus ISA et ses dérivés, ainsi que le bus utilisé pour les Macintosh. Durant les premières années, dans sa version initiale (33 MHz), il répondait parfaitement aux exigences des périphériques d'E/S de l'époque en termes de bande passante. Mais aujourd'hui, la situation a beaucoup évolué. Les fréquences de fonctionnement des processeurs et des mémoires ont augmenté. La bande passante du bus PCI aussi, passant de 33 à 66 MHz. Cette augmentation, comparée à celle de la vitesse des processeurs (de 33 MHz à 3 GHz) se révèle très insuffisante, en particulier si l'on considère les technologies d'E/S émergentes comme l'Ethernet Gigabit et le bus IEEE 1394B (FireWire), qui peuvent monopoliser toute la bande passante disponible du PCI avec un seul périphérique connecté.

En plus de la standardisation, le bus PCI a apporté un grand nombre d'avantages par rapport aux bus précédents, comme l'indépendance vis-à-vis du processeur, l'isolation bufférisée, le fonctionnement en bus maître et les opérations plug-and-play. L'isolation bufférisée permet essentiellement d'isoler le bus PCI du bus local du processeur, électriquement mais aussi en termes d'horloges.

Cela s'est traduit par deux avantages pour les performances des systèmes : la possibilité d'effectuer des cycles simultanés sur les deux bus, et celle d'augmenter la fréquence du bus local sans avoir à modifier la vitesse et la charge du bus PCI. Avec le fonctionnement en mode maître, un périphérique PCI peut accéder au bus au travers d'un processus d'arbitrage et contrôler directement les transactions, sans avoir à attendre la décision du processeur de le servir. Cela réduit les temps de latence dans les transactions sur les E/S. Quant au plug-and-play, il permet de détecter et de configurer automatiquement un périphérique.

Les limites du PCI

Malgré le succès mérité du bus PCI, son architecture parallèle a fini par montrer ses limites, en termes de bande passante, de nombre de broches, de transfert de données asynchrone (pour le temps réel), et de fonctionnalités pour répondre aux besoins de la nouvelle génération d'E/S, comme la qualité de service, la gestion d'alimentation et la "virtualisation" des E/S. Pourtant, comme tout bus qui se respecte, les spécifications du PCI ont donné lieu à des versions successives pour répondre à l'évolution des besoins des E/S.

Une montée en fréquence coûteuse

Les fréquences d'horloge du PCI étant devenues insuffisantes dans certaines applications, les dérivés du PCI comme les bus PCI-X et AGP (Advanced Graphics Port) sont apparus pour augmenter les fréquences d'utilisation. Malheureusement, cette augmentation de la bande passante s'accompagne d'une réduction importante de la distance sur laquelle le bus peut être acheminé et du nombre de connecteurs que les transmetteurs de bus peuvent gérer. Cela exige la division du bus PCI en plusieurs segments, chacun nécessitant un bus PCI-X complet entre le circuit de gestion et chaque emplacement actif. Par exemple, le bus PCI-X 64 bits requiert 150 broches pour chaque segment. Cette approche est donc coûteuse à mettre en œuvre et induit des contraintes aux niveaux du routage, du nombre de couches des cartes et du brochage des composants.

Un manque cruel de déterminisme

Les applications comme l'acquisition de données, la génération de formes d'ondes et le multimédia qui inclut le streaming audio

et vidéo nécessitent surtout une bande passante garantie et des temps d'attente déterministes. Les spécifications originales du PCI ne répondent pas à ces besoins car les applications ne prévalaient pas au moment du développement du bus. Les transferts de données isochrones qui se développent aujourd'hui, comme en vidéo et audio non compressés et haute définition, montrent la nécessité de supporter aussi ce type de transfert au niveau des E/S.

Besoin de nouvelles fonctionnalités

Enfin, les E/S de dernière génération nécessitent de nouvelles fonctionnalités en termes de gestion d'alimentation et de qualité de service pour permettre la mise hors tension sélective de certaines parties du système et pour améliorer l'intégrité des données. C'est une considération importante quand on voit que les PC modernes nécessitent de plus en plus de puissance électrique. Quant à la virtualisation des E/S, il s'agit de pouvoir disposer de voies virtuelles pour permettre le routage des données au travers de chemins virtuels. Des transferts de données peuvent ainsi être effectués même si d'autres voies sont bloquées par des transactions prioritaires.

Bien que le PCI affiche ses limites dans certains domaines, la transition vers PCI Express sera longue et il restera encore de nombreuses années un bon moyen d'étendre les E/S. Les nouveaux PC vont donc intégrer les deux types d'emplacements, PCI et PCI Express, dans un rapport qui tournera à l'avantage du PCI Express au fur et à mesure de son adoption par le marché.

L'architecture de PCI Express

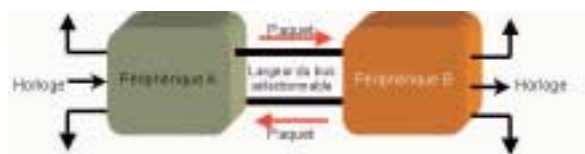


Si le PCI est un bus parallèle, le PCI Express fait appel à une communication série point à point. Son architecture est spécifiée sous forme de couches. La compatibilité avec le modèle d'adressage du PCI (architecture load/store basée sur un espace d'adressage absolu) est maintenue pour assurer que toutes les applications et tous les drivers

pour l'intégration d'E/S sur PC

existants s'exécuteront sans modification. La configuration du PCI Express utilise des mécanismes standard définis dans la spécification plug-and-play du PCI. Les couches logicielles vont générer des requêtes de lecture et d'écriture transmises aux périphériques d'E/S par la couche transactionnelle, à l'aide d'un protocole de partage de transactions basé sur le principe de paquets. La couche de liaison ajoute à ces paquets des numéros de séquence et le CRC (contrôle par redondance cyclique), de façon à créer un mécanisme de transfert de données fiable. La couche physique de base consiste en deux canaux unidirectionnels (formant une voie), composés chacun d'une paire de conducteurs (une paire émettrice et une paire réceptrice). La vitesse initiale de 2,5 Gbits/s sur chaque canal fournit une voie de communication de 200 Mo/s dans chaque sens, ce qui représente à peu près quatre fois la vitesse de transfert du PCI classique.

La couche physique, seule sujette à monter en puissance



L'interface physique de PCI Express consiste en deux paires de conducteurs différentielles véhiculant des signaux basse tension couplés en AC : une paire pour l'émission et une paire pour la réception. Le signal physique utilise un schéma de désaccentuation pour réduire le brouillage intersymbole, et ainsi améliorer l'intégrité des données. Une horloge de données intégrée utilise le schéma d'encodage 8B/10B pour atteindre des vitesses de transfert très élevées. La fréquence de signalisation initiale est de 2,5 Gbits/s pour chaque sens (signalisation de 1ère génération) mais elle est censée augmenter avec l'évolution de la micro-électronique, pour dépasser les 5 Gb/s en deuxième génération et flirter à plus long terme avec les 10 Gb/s (limite pratique pour les signaux sur conducteurs en cuivre). La couche physique transporte des paquets de données entre les couches de liaison de deux interfaces PCI Express.

La bande passante du bus PCI Express peut être étendue de façon linéaire en ajoutant des canaux de façon à former des voies multiples.



Première carte PCI Express pour le marché de la mesure : la PCIe-GPIB de National Instruments

Durant l'initialisation, chaque canal du bus est configuré suivant la largeur de voies et la fréquence de l'opération, négociées par les deux interfaces qui se trouvent de part et d'autre de la liaison. Aucun logiciel n'est impliqué dans cette négociation et dans cette configuration, et surtout pas le système d'exploitation.

Les avantages de PCI Express pour la mesure et l'automatisation

Pour les systèmes de mesure et d'automatisation sur PC, le PCI s'est imposé durant ces quinze dernières années comme le bus de choix pour les cartes enfichables. Il continuera à jouer un rôle important dans les années à venir, mais comme il n'a pas pu suivre, à cause de son architecture parallèle, l'évolution galopante des autres parties du PC, le PCI Express prendra peu à peu le relais, en résolvant un certain nombre de problèmes et en apportant des avantages dans cinq domaines principaux.

Hautes performances : avec une bande passante deux fois supérieure, en version de base x1, à celle du PCI, et qui croît linéairement à mesure que l'on ajoute des voies, PCI Express augmente considérablement les vitesses de transfert des données. Un autre avantage est que cette bande passante est disponible simultanément dans les deux sens sur chaque ligne. En outre, la vitesse de signalisation initiale de 2,5 Gbits/s est prévue pour augmenter jusqu'à 10 Gbits/s, et ainsi faire face à l'évolution des besoins.

Simplification des E/S : elle découle directement de la rationalisation des bus internes, accessibles ou non à l'utilisateur (AGP, PCI-X et HubLink notamment). Cette rationalisation réduit la complexité des conceptions et le coût de mise en œuvre.

Architecture en couches : le PCI Express présente une architecture capable de s'adapter aux nouvelles technologies en préservant les investissements logiciels.

E/S de prochaine génération : le PCI Express offre de nouvelles capacités pour l'acquisition de données et le multimédia au travers des transferts de données isochrones.

Facilité d'utilisation : PCI Express va considérablement simplifier la mise à niveau des systèmes et l'ajout de nouveaux matériels. Il offre à la fois l'insertion et le remplacement à chaud.

O. Martin

ExpressCard, encore plus petit que PCMCIA

Le standard ExpressCard offre aux utilisateurs un moyen très simple d'ajouter un matériel ou un média à leur système. Le premier marché visé est celui des notebooks et des PC portables ayant besoin de peu d'extension. La carte ExpressCard peut être insérée et retirée à n'importe quel moment sans aucun outil (contrairement aux cartes enfichables traditionnelles pour les PC de bureau).

La technologie ExpressCard remplace les bus parallèles classiques destinés aux périphériques d'E/S, en intégrant l'alimentation et deux interfaces série haute vitesse : PCI Express et USB 2.0. Les fournisseurs de cartes pourront ainsi proposer des solutions combinant la technologie PCI Express pour les applications hautes performances et/ou la technologie USB pour tirer avantage du très grand nombre de composants USB disponibles sur le marché. Quelles que soient la ou les technologies utilisées, la mise en œuvre des cartes sera identique pour l'utilisateur final. Il n'y aura d'ailleurs pas d'indication visible de la ou des technologies employées dans les cartes.

Il y aura deux formats standard pour ces cartes : ExpressCard/34 (34 mm de large) et ExpressCard/54 (54 mm de large). Dans les deux cas, l'épaisseur est de 5 mm, comme pour les cartes PCMCIA (CardBus) de Type II. Quant à la longueur, elle est de 75 mm, soit près de 2 mm de moins qu'une carte PCMCIA standard. Les ExpressCard/34 et /54 auront la même interface de connexion.